

# DE MEGAMAPPER

DIGITAL KC geeft zijn kennis door

MCCM 65 februari 1994

*Scanned, ocr'ed en converted to PDF by HansO, 2001*

De Megamapper is ontwikkeld als uitvloeisel van de Slotexpander. Deze Slotexpander diende op 7 MHz te functioneren. Afgezien van de HD-interface, was er geen andere externe print beschikbaar met een bidirectionele data-bus om de goede werking op 7 MHz te testen. Daarom is aan een bestaande Sony 512 kByte mapper dusdanig gesleuteld, dat deze wel op 7 MHz functioneerde. Door dit sleutelen heeft het oorspronkelijke ontwerp een flink aantal wijzigingen ondergaan. Met name de terugmelding en de RAS-MUX-CAS-RE-FRESH-schakeling zijn drastisch verbouwd, waardoor deze schakeling niet alleen veel sneller wordt, maar ook uit minder IC's is opgebouwd.

## Mapper

De mapper (74LS670) is een 4x4 bit register. Denk hierbij, ter vereenvoudiging aan vier opeenvolgende geheugenadressen, maar niet met een breedte van acht bits, maar slechts vier bits. U kunt naar elk van die geheugenplaatsen data schrijven (0 t/m 15 of in hexadecimaal 0 t/m F). De gewenste geheugenplaats kiest u met de adressen A0 en A1 tijdens het schrijven. Welke van de vier bits beschreven wordt hangt van de data-in-houd DO-D1-D2-D3 af. Tijdens het lezen van deze vier geheugenplaatsen, gebeurt het kiezen van een geheugen-plaats met de adressen A14 en A15. De databits van de gekozen geheugen-plaats worden als adres gebruikt om uit het totale geheugen een blok van zestien kByte groot te selecteren. De adressen A14 en A15 wijzen een page aan: dit is een geheugengebied van 16 kByte. Als A14 en A15 beide laag zijn, wordt PAGE 0, is adres 0000-3FFF, aangewezen, en bij A14 en A15 beide hoog, wordt PAGE 3 = adres C000-FFFF aangewezen, of in tabel:

A15	A14	PAGE	Adressen
0	0	0	0000-3FFF
0	1	1	4000-7FFF
1	0	2	8000-BFFF
1	1	3	C000-FFFF

De adressen A14 en A15 worden dus gebruikt om te bepalen waar het 16 kB geheugenblok komt te staan. Welk geheugenblok van 16 kB (de map) uit het totale

geheugen dat is, wordt bepaald door de data-inhoud van de geheugen-plaats. Of anders gezegd: een memory-mapper zet data om in adressen.

## **74LS670**

De geheugenplaatsen zijn hier als voorbeeld genomen. In werkelijk is het een speciaal IC, een 74LS670. Dit is een 4 x 4 bits breed register, dat niet vier normale geheugenadressen heeft gekregen, maar vier I/O-adressen FC-FD-FE-FF. Dit IC kan met zijn vier bits dus  $2^4 = 16$  maps adresseren = 256 kByte. Wanneer echter een tweede 74LS670 op de databits D4-D5-D6-D7 wordt aangesloten, wordt het bereik  $2^8 = 256 \text{ maps} = 4096$  kByte. De mapper IC's zijn U9 en U11 op het schema. De I/O-selectie FC t/m FF is opgebouwd met een 74LS30 (U5) voor de adressen A2-A3-A4-A5-A6-A7 en een 74LS32-poort (U1-C) voor het I/O-request-sig-naal. Via een tweede 74LS32-poort (U1-B) wordt het WR-sig-naal bijgevoegd om data in de beide 74LS670 IC's te schrijven. De benodigde adressen, tijdens een schrijfactie, zijn A0 en A1, aangesloten op WA en WB. Hiermee wordt een der vier registersecties van acht bits breed (twee 74LS670 van elk vier bits breed) gekozen. De voor het lezen benodigde adressen-ingangen RA en RB zijn verbonden met A14 en A15. De mapperuitgangen zijn continue actief, daar ingang GR (Gate Read) met aarde is verbonden.

## **Terugmelder**

Om te weten in welke stand de mapper staat, dus welke waarde erin is geschreven, is een terugmelder aangebracht, welke bij de Megamapper eveneens uit twee 74LS670 bestaat. De voor een schrijfactie benodigde signalen zijn dezelfde als die bij de mapper namelijk D0/D3 resp D4/D7, A0, A1 en I/O.WR.FC/FF (uitgang U1-B). Hierdoor wordt dezelfde waarde, die in de mapper wordt geschreven, ook in de terugmelder geschreven. De pin GR (Gate Read) van beide terugmelder IC's is verbonden met een 74LS32-poort (U1-A), waarop het sig-naal I/O.RD.FC/FF staat. Tijdens een I/O-leesinstructie van de poorten FC, FD, FE of FF, als voorbeeld : IN A, FC in machinetaal of in BASIC : INP (&HFC), wordt de inhoud van de terugmelder op de databus gezet; dit is dus de stand van de mapper. Bij de Megamapper worden voor mapper en terugmelder twee deels parallel geschakelde 74LS670 gebruikt. Er is geen aparte databus-driver noodzakelijk, daar de 74LS670 een tri-state uitgang heeft, dat wil zeggen, dat, indien het sig-naal I/O.RD.FC/FF niet aanwezig is, de 74LS670-uitgang dan hoogohmig is. De van de Sony HBM512 nagebouwde memorymappers van: Sparrowsoft, HSH, Green, Checkmark en MSX Club Gouda gebruiken het mapper-IC ook als terugmelder. Hiertoe worden de adressen A14/A15 met een multiplexer verwisseld voor A0/A1 en elke mapper-uitgang is met een databus-driver verbonden, die geactiveerd wordt door het I/O.RD.FC/FF-sig-naal. Alhoewel zowel de Megamapper als de overige me-morymappers voor deze mapper/terugmelder vier IC's gebruiken, is door de totaal andere opzet in de Megamapper de optredende tijdsvertraging vrijwel gehalveerd. Dit is de eerste greep uit de trukendoos om probleemloos op 7 MHz, ook in de Slotexpander, te kunnen werken.

## **Dynamische geheugens**

Een geheugenplaats wordt aangewezen door het adres. Dynamische geheugens zijn zeer simpel van opbouw, daardoor gaan er veel geheugenplaatsen op een kleine chip. Het is dan zonde om een grote chip-behuizing te kiezen, alleen om het grote aantal adresspinnen een plekje te geven. Er is daarom een truc bedacht door de chip-fabrikanten om het aantal adresspinnen te halveren en daarmee met een kleinere (dus goedkopere) behuizing te volstaan. Die truc heet multiplexen en bestaat uit een dubbele functie voor dezelfde adresspinnen van het geheugen-IC. Dit werkt als volgt: eerst worden de lage adressen bijvoorbeeld A0 t/m A7 op de adresspinnen gezet samen met een RAS-puls (Row Address Strobe = Rij Adres Signaal). Vervolgens worden, na een kleine wachttijd, de hoge adressen b.v. A8 t/m A15 op diezelfde adresspinnen gezet samen met een CAS-puls (Column Address Strobe = Kolom Adres Signaal). Binnen het geheugen-IC worden beide adresreeksen weer ge-demultiplext waarna het complete adres weer beschikbaar is. Het wisselen van de lage naar de hoge adressen en het optreden van de signalen RAS en CAS is aan strenge tijdslijmieten gebonden. Het slotselect-sig-naal wordt na een kleine tijdsvertraging als RAS-sig-naal gebruikt. Hiermee worden de lage adressen in de geheugen-IC's geschoven. Het vertraagde RAS-sig-naal wordt gebruikt om de lage en hoge adressen in multi-plexers, te schakelen (MUX-sig-naal). Dit vertraagde MUX-sig-naal wordt vervolgens als CAS-sig-naal gebruikt om na omschakeling in de multiplexers, de hoge adressen in de geheugen-IC's te schuiven. Dynamische geheugens bestaan uit zeer kleine condensatortjes. Condensatortjes lopen leeg, daarom moeten regelmatig de geheugencondensatortjes weer gevuld worden, afhankelijk van hun beginstand. Dit opnieuw vullen noemt men refreshen. Dit refreshen moet vrij vaak gebeuren: van enige honderden tot wel duizenden keren per seconde. Dit is afhankelijk van merk en geheugengrootte.

## **Z-80**

Dit refreshen kan de Z-80 uitvoeren, die daarvoor een speciaal refresh-register heeft. De Z-80 is echter al een oudje van eind zeventiger jaren en was voorbereid voor de, toen hoogst moderne, 16x4 kByte dynamische IC's (2 keer 7 adressen). Inmiddels bestaan nu: 64 x 4, 256 x 4, 1024 x 4 en 4096 x 4 kByte, dus met respectievelijk 2 x 8, 2x 9, 2x 10 en 2 x 11 adressen. Wanneer de Z-80 de refresh zou moeten uitvoeren, moet de bestaande 7 bits (in de Z-80) aanwezige refresh-teller extern worden uitgebreid tot 8, 9, 10 of 11 bits. Hier is heel wat elektronika voor nodig. Om dit refreshen toch eenvoudig te houden is door de fabrikanten een AUTORERESH-mode in de geheugen-IC's aangebracht. Het refreshen gebeurt nu met tellers binnenin het geheugen-IC, maar dan wel op commando van het refresh-sig-naal uit de Z-80. Deze autorefresh-stand wordt gekozen als het RAS- en CAS-sig-naal in tijd worden omgekeerd, dus eerst CAS en dan pas RAS. De 1024 x 4 kByte en 4096 x 4 kByte IC's hebben (voor MSX althans) een extra handicap: autotest-mode. Dit is het hardware-matig testen van de geheugen-IC's en wordt gebruikt bij PC's. In deze autotest-mode wordt de data-inhoud gewijzigd. Door de afwijkende relatie refresh-memoryrequest-write van onze Z-801.o.v. 386 en 486 processoren, kan deze testmode bij MSX spontaan optreden. Indien geen extra maatregelen ter voorkoming worden genomen heeft dat vermindering van de data tot gevolg. In de Megamapper zijn deze zeer moderne 1024x4 kByte geheugen-IC's gemonteerd. Deze zijn relatief goedkoop en zuinig in stroomverbruik tijdens refresh.

## **RAS-MUX-CAS vertraging**

De gangbare schakeling hiervoor, zoals toegepast bij de Sony HBM512 en dus ook bij de memorymappers van eerder genoemde rij Sparrowsoft, HSH, Green, Checkmark en Gouda, bestaat uit twee flip/flop registers, die het slotselect-sigitaal op commando van de clock doorschuiven. De hierin optredende RAS-CAS-vertraging wordt gehalveerd bij verdubbeling van de clock-frequentie, dus bij 7 MHz. Maar dit is niet helemaal waar: de in het RAS-sigitaal opgenomen IC's geven een vaste vertraging, die onafhankelijk is van de snelheid. Door de aard van de schakeling wordt deze vaste vertraging afgetrokken van de flip / flop-vertragingstijd. De resterende vertragingstijd is hierdoor op 7 MHz minder dan de helft van de op 3.5 MHz optredende vertragingstijd. Door snellere IC's te kiezen is de vaste vertraging in deze IC's te verminderen, waardoor de vertragingstijd bij 7 MHz dichter bij de halve waarde komt van de bij 3.5 MHz optredende vertragingstijd. Maar het blijft toch wel kritisch. Beter zou zijn een vaste tijdvertraging te kiezen, die onafhankelijk is van de clock. Deze vaste tijdvertraging, analoge de-lay genaamd, is dan ook bij de Megamapper toegepast: de tweede truc om betrouwbaar op 7 MHz te kunnen werken. De vertraging is opgebouwd met twee secties van twee inverters (U2-A/B en U2-E/D). Hiervoor moeten 74LS14 poorten gebruikt worden, in verband met de vereiste doorlooptijd (15 nanosec) en de Schmitt-trigger-ingangen. De hierbij optredende tijdvertraging is geschikt voor geheugen-IC's van 60 en 70 nanosec. Bij gebruik van 80 nanosec IC's moeten twee condensatortjes van 47 pF tussen aarde en de inverters worden geplaatst. Hiervoor is op de print ruimte gereserveerd (C3 en C4).

## **Refresh**

Bij conventionele memorymappers wordt op autorefresh geschakeld door het samengenomen MREQ/RFSH-sigitaal in een flip/flop te vertragen en met een aantal poorten aan de RAS- en CAS-ingangen van de geheugen-IC's aan te bieden en wel zodanig, dat eerst CAS en daarna pas RAS wordt geactiveerd. Dit vergt nogal wat onderdelen. Wanneer de analoge delay in zijn geheel 20 nanosec wordt vertraagd, kan tussen normale werking en autorefresh gekozen worden door simpelweg alleen de CAS-ingang te verbinden of met het ingangsigitaal of met het eind van de analoge delay. Dit omschakelen wordt eenvoudig met een enkele AND-poort (U3-D) gedaan. In plaats van twee flip/flops, een inverter en twee NOR's, dus 5 IC's, zijn bij een analoge delay slechts twee IC's nodig (U2 en U3 = 74LS14 en 74LS08). En niet alleen winst in onderdelen dus ruimte maar ook in tijd: de derde en laatste truc om betrouwbaar op 7 MHz te werken. Qua functie is alleen het RFSH-sigitaal nodig om de autorefresh te starten, echter dit RFSH-sigitaal duurt relatief lang, waardoor een conflict op kan treden met het RD-sigitaal bij sommige merken geheugen-IC's. Door het samennemen met het MREQ-sigitaal wordt dit voorkomen.

## **Autotest-mode geheugen-IC's**

De 1024 x 4 kByte en 4096 x 4 kByte geheugen-IC's hebben een autotest-mode, teneinde de geheugens snel hardware-matig op goede werking te testen, wat bij PC's, met de soms

zeer grote geheugens, zeer aantrekkelijk is. Deze autotest-mode wordt in werking gesteld, als tijdens CAS-before-RAS REFRESH (autorefresh) naar de geheugens wordt geschreven. Tijdens een verlengde machinecyclus van een Z-80 (met extra waitstates) treden RFSH-MREQ-WR gelijktijdig op, waardoor de geheugen-IC's na enige tijd in de autotest-mode geraken. Hierdoor wordt de oorspronkelijke data-inhoud gewijzigd. Om de autotest-mode te voorkomen, moet de autorefresh afgebroken worden, zodra naar het geheugen wordt geschreven. Autorefresh is op zo'n moment toch al niet nodig, daar elke lees / schrijfactie naar het geheugen (dus ook lezen uit ROM) een 1024 byte groot deel van het geheugen refreshed en wel dat deel, waarin het aangeboden adres valt. Teneinde onderdelen te besparen is niet het WR-sigitaal gebruikt als uitschakelsigitaal voor de autotest-mode, maar het SLTSL-sigitaal als strobe-sigitaal van een 74LS155 decoder. De werking blijft overigens gelijk.

### **Geen databuffer**

Plaatsen van een databuffer kost ruimte en tijd. Tijdens metingen aan een Sanyo Wavy bleek echter, dat het plaatsen van een databuffer nadelig kan zijn. Wat is namelijk het geval? Tijdens het teruglezen van de mapper, met een INP (&HFC) -instructie, voeren alle aanwezige mappers dit commando uit. Door een fout in de engine T9769 worden de niet aangesloten databits op zo'n moment teruggelezen als een 1 (+5 Volt). Op zich is dit niet erg, de engine SI 985 (Sony F700) doet ook, maar bij de T9769 zijn de niet gebruikte databits laagohmig met de +5 Volt verbonden. Wanneer een tweede mapper in gebruik is, die groter is dan de interne mapper, zal deze tweede mapper trachten deze databits omlaag te trekken. Als het in de externe mapper geplaatste buffer sterk genoeg is zal dit inderdaad lukken. Ogenschojnlijk werkt alles normaal, maar er loopt op dat moment een grote egalisatiestroom, waardoor in de T9769 engine heel wat warmte wordt opgewekt. Dezelfde engine is ook in de TurboR geplaatst. De Megamapper Bevat geen databuffer. De stroom, die de terugmelder kan leveren, is beperkt, waardoor de engine T9769 overheerst en de verkeerde terugmelding wordt gegeven. Er loopt echter geen grote stroom, dus de opgewekte warmte blijft beperkt: het werkt dus gewoon niet. Niet slim trachten te zijn door de Megamapper in een Slotexpander te plaatsen. De Slotexpander heeft wel een databuffer, dus treedt de extra warmteontwikkeling dan toch op!

### **Geheugenadressen**

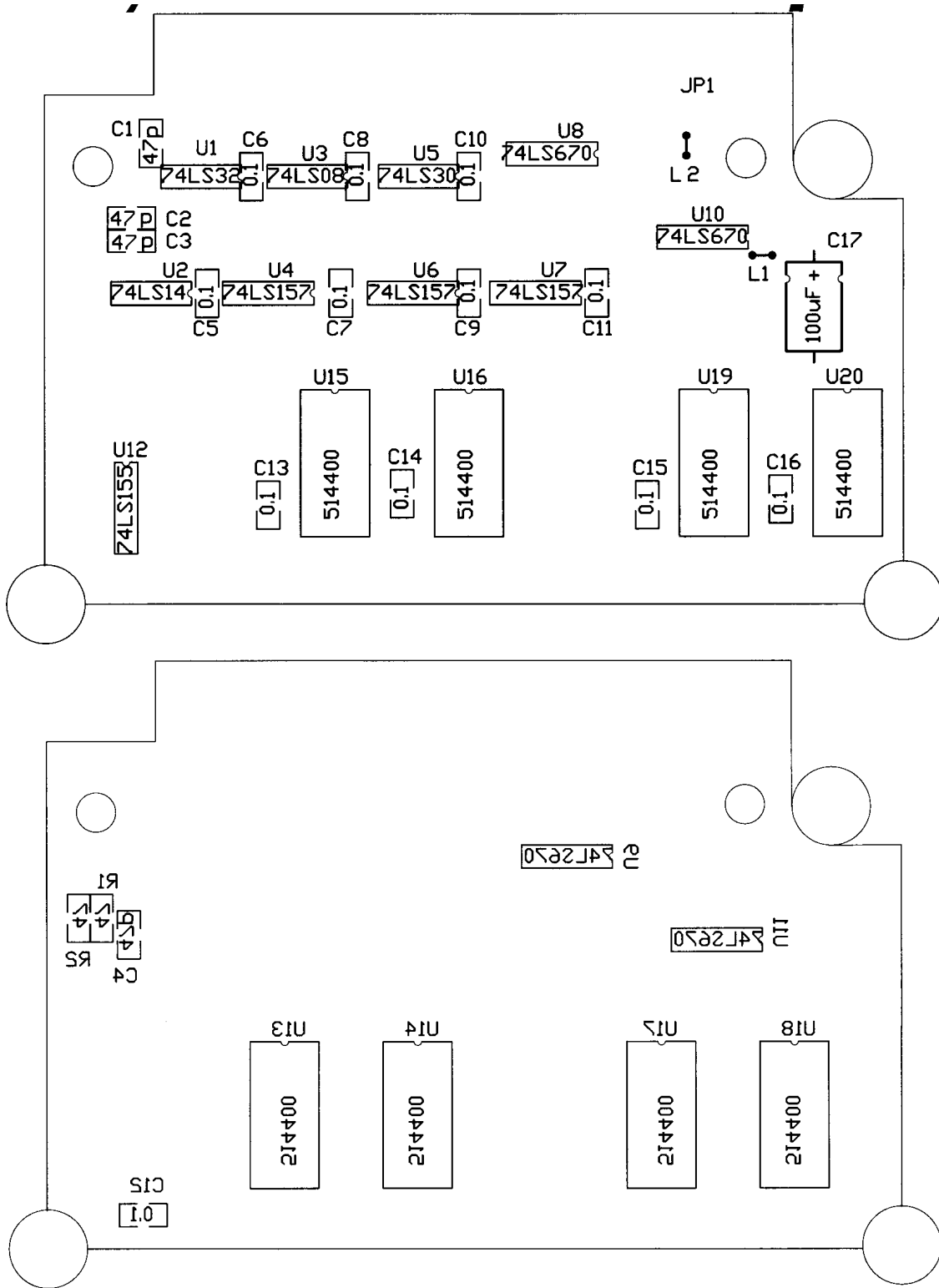
Zoals eerder uiteengezet is, worden via multiplexers eerst de lage en vervolgens de hoge adressen aan de geheugen-IC's aangeboden. Op deze wijze wordt keurig een 1024 x 1024 matrix gevormd. Anders gezegd de geheugenplaatsen liggen op volgorde als op een bladzijde van een boek, met regels van 1024 karakters en met 1024 regels onder elkaar. Uit oogpunt van eenvoudig printont-werp is dit bij de Megamapper niet zo keurig op volgorde gedaan. De hoge en lage adressen zijn flink door elkaar gehusseld, met maar een doel voor ogen : een simpel printontwerp. Voor wat betreft de werking maakt het niet uit: de gebruiker merkt er niets van, dat met paardesprongen door het geheugen heen wordt geraasd, in plaats van keurig op volgorde. Pas bij onderzoek aan een defecte mapper, waarvan een deel van het geheugen niet meer toegankelijk is, kan dit de

reparateur voor raadsels plaatsen. Vandaar deze vermelding.

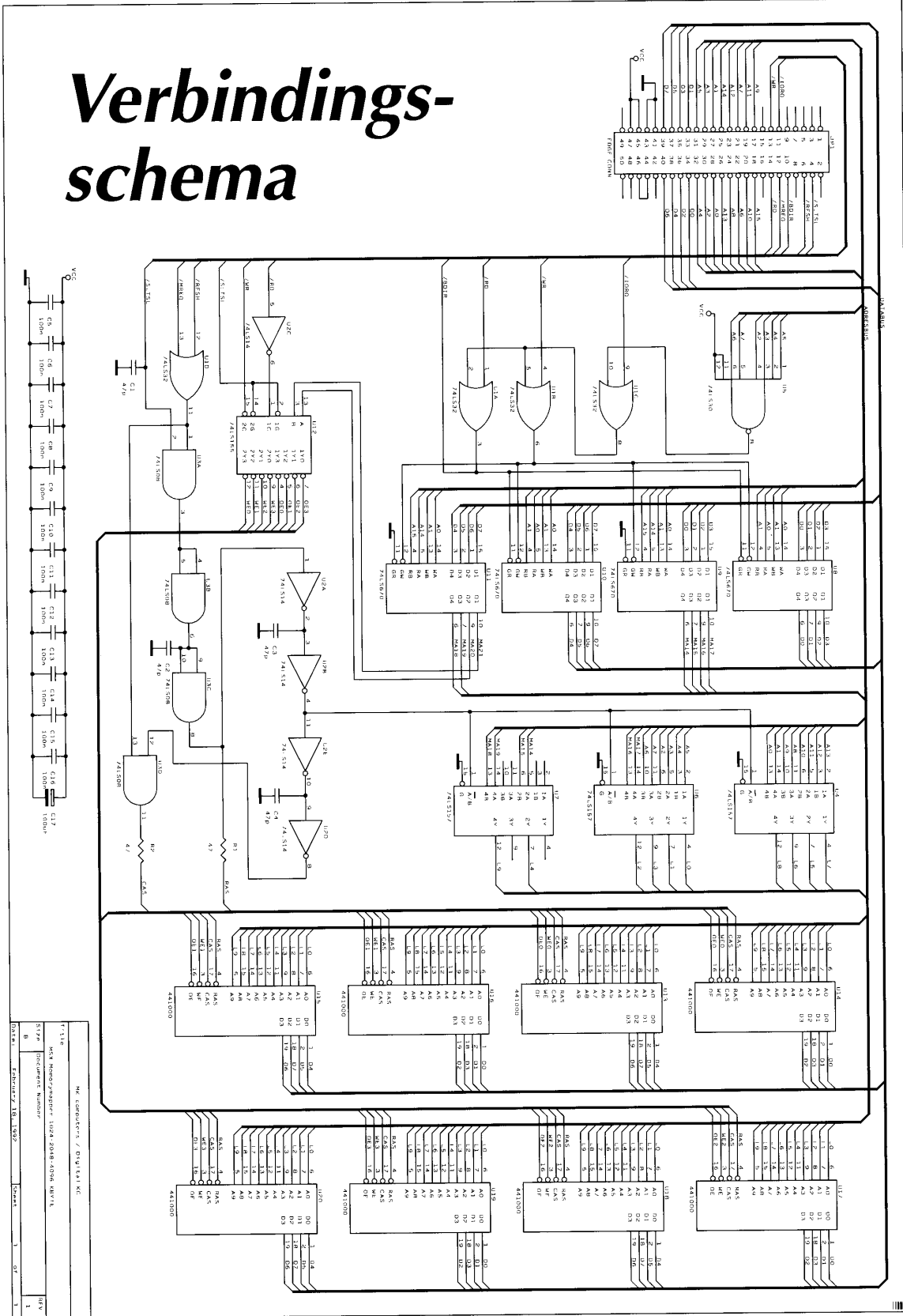
### **1024, 2048 of 4096 kilobyte**

Het principe-schema toont de versie van 4096 kByte. Op de print moet echter voor 2048 of 4096 een omschakeling worden verricht. In de 1024 kByte versie liggen de vrije ingangen 1 en 15 van de mapper (U11) en de terugmelder (U10) aan +5 Volt (= blokkeren vrije ingangen). In de 2048 kByte versie moet pin 1 vrij gemaakt worden van +5 Volt en verbonden met D6 van de databus met soldeerstropje L1. In de 4096 kByte versie moet tevens pin 15 vrij gemaakt worden van de +5 Volt en verbonden met D7 van de databus door middel van soldeerstropje L2.

# Layout van de componenten



# Verbindungs- schema



74LS138		74LS139	
1	2	1	2
3	4	3	4
5	6	5	6
7	8	7	8
9	10	9	10
11	12	11	12
13	14	13	14
15	16	15	16
17	18	17	18
19	20	19	20
21	22	21	22
23	24	23	24
25	26	25	26
27	28	27	28
29	30	29	30
31	32	31	32
33	34	33	34
35	36	35	36
37	38	37	38
39	40	39	40
41	42	41	42
43	44	43	44
45	46	45	46
47	48	47	48
49	50	49	50
51	52	51	52
53	54	53	54
55	56	55	56
57	58	57	58
59	60	59	60
61	62	61	62
63	64	63	64
65	66	65	66
67	68	67	68
69	70	69	70
71	72	71	72
73	74	73	74
75	76	75	76
77	78	77	78
79	80	79	80
81	82	81	82
83	84	83	84
85	86	85	86
87	88	87	88
89	90	89	90
91	92	91	92
93	94	93	94
95	96	95	96
97	98	97	98
99	100	99	100